

# UNIVERSIDAD POLITÉCNICA DE MADRID

## OFERTA DE TRABAJO/JOB OFFER

### INFORMACION BÁSICA/BASIC INFO

- \***PROYECTO/PROJECT:** C240505C006 / PLEC2023-010343
- \***100% FINANCIACION UE/PLAN DE TRANSFORMACIÓN, RECUPERACION Y RESILIENCIA/100% EU FINANCING/TRANSFORMATION PLAN, RECOVERY AND RESILIENCE:** NO
- \***PUESTO OFERTADO/TITLE OF THE POSITION:** Investigador
- \***Nº VACANTES/NUMBER OF POSITIONS AVAILABLE:** 1
- \***CATEGORÍA/RESEARCHER PROFILES:** First Stage Researcher (R1)
- \***DEPARTAMENTO/DEPARTMENT:** Centro de Electrónica Industrial (CEI) / Grupo en Tecnología Electrónica Aplicada (GTEA)
- \***DIRECCIÓN/WORK LOCATIONS:**  
Centro de Electrónica Industrial (CEI), José Gutiérrez Abascal, 2, 28006 Madrid (Spain)

### INFORMACION DE CONTRATACIÓN/HIRING INFO

- \***ÁREA TECNOLÓGICA/WORK TECHNOLOGY AREA:** P-154 Electrónica
- \***CAMPO DE INVESTIGACION/RESEARCH FIELD:** Engineering - Electronic engineering
- \***TAREAS/TASKS:**  
Análisis y selección de las estrategias de deep learning para el procesamiento de nube de puntos en el edge. Determinación de las arquitecturas de procesamiento específicas a integrar para la ejecución de los algoritmos. Implementación.  
Analysis and selection of deep learning strategies for point cloud processing at the edge. Determination of the specific processing architectures to be integrated for the execution of the algorithms. Implementation.
- \***CONTRATO/TYPE OF CONTRACT:** Indefinido de Actividades Científico-Técnicas Art. 23.bis Ley de la Ciencia
- \***JORNADA/JOB STATUS:** Jornada completa
- \***HORAS SEMANA/HOURS PER WEEK:** 37.5
- DISPONIBILIDAD PARA VIAJAR/AVAILABILITY TO TRAVEL:**
- \***SALARIO BRUTO AÑO/SALARY OFFERED:** 25000€
- \***FECHA LÍMITE INSCRIPCIÓN/APPLICATION DEADLINE:** 10 días hábiles después de su publicación
- \***FECHA ESTIMADA DE CONTRATACIÓN/ESTIMATED DATE OF JOB CONTRACT:** 15/10/2025
- \***DURACIÓN DE TAREAS DEL CONTRATO/TERM OF CONTRACT:** 31/07/2026
- \***FINANCIACIÓN PROGRAMA MARCO UE/IS THE JOB FUNDED THROUGH A EU RESEARCH FRAMEWORK PROGRAMME?:** Not funded by an EU programme
- PROGRAMA REFUGIADOS UE/Science4Refugees:** No

### INSCRIPCIÓN/APPLICATION

- \***EMAIL DE INSCRIPCIÓN/APPLICATION EMAIL:** s.carrazoni@upm.es
- \***PERSONA DE CONTACTO/CONTACT PERSON:** Jorge Portilla
- WEBSITE:** <http://www.cei.upm.es/>

## REQUISITOS/REQUIREMENTS

### \*NIVEL EDUCATIVO REQUERIDO/REQUIRED EDUCATION LEVEL

- **PRINCIPAL CAMPO DE INVESTIGACIÓN 1/MAIN RESEARCH FIELD 1:** Engineering
  - NIVEL/LEVEL: Grado
- **PRINCIPAL CAMPO DE INVESTIGACIÓN 2/MAIN RESEARCH FIELD 2:** Computer science
  - NIVEL/LEVEL: Grado

### HABILIDADES-CUALIFICACIONES-INFORMÁTICA/SKILLS/QUALIFICATIONS:

Cualificaciones básicas: También se tendrán en cuenta los estudiantes de máster en electrónica o similar excepcionales que estén a punto de terminar su carrera. Se valorará muy positivamente la realización de actividades de investigación previas en los campos de interés.

Basic qualifications: Exceptional Master degree students in electronics or a related field who are about to complete their degree will also be considered. Prior research activities in the relevant fields will be highly valued.

### REQUERIMIENTOS ESPECÍFICOS/SPECIFIC REQUIREMENTS:

Muy buenos conocimientos de programación de sistemas embebidos. Programación en C/C++ y/o Python. Comunicaciones inalámbricas de bajas prestaciones. También se valorará la experiencia en diseño de circuitos. Un nivel alto de inglés, así como estar dispuesto a aprender español, también son necesarios para este puesto. Experiencia en diseño de circuitos digitales con VHDL.

Strong knowledge of embedded systems programming. Programming in C/C++ and/or Python. Low-performance wireless communications. Experience in circuit design will also be valued. A high level of English, as well as a willingness to learn Spanish, are also required for this position. Experience in digital circuit design with VHDL.

### IDIOMAS REQUERIDOS/REQUIRED LANGUAGES:

- **IDIOMA 1/LANGUAGE 1:** INGLÉS
  - NIVEL LECTURA/READING LEVEL: Alto
  - NIVEL ESCRITO/WRITING LEVEL: Alto
  - NIVEL CONVERSACIÓN/CONVERSATION LEVEL: Alto
- **IDIOMA 2/LANGUAGE 2:** CASTELLANO
  - NIVEL LECTURA/READING LEVEL: Alto
  - NIVEL ESCRITO/WRITING LEVEL: Alto
  - NIVEL CONVERSACIÓN/CONVERSATION LEVEL: Alto
- **IDIOMA 3/LANGUAGE 3:**
  - NIVEL LECTURA/READING LEVEL:
  - NIVEL ESCRITO/WRITING LEVEL:
  - NIVEL CONVERSACIÓN/CONVERSATION LEVEL:

### EXPERIENCIA EN INVESTIGACION REQUERIDA/REQUIRED RESEARCH EXPERIENCE:

- **CAMPO INVESTIGACIÓN 1/RESEARCH FIELD 1:** Engineering - Electronic engineering
  - AÑOS MÍNIMOS DE EXPERIENCIA REQUERIDOS/MINIMUM YEARS OF EXPERIENCE REQUIRED: 1 - 4
- **CAMPO INVESTIGACIÓN 2/RESEARCH FIELD 2:**
  - AÑOS MÍNIMOS DE EXPERIENCIA REQUERIDOS/MINIMUM YEARS OF EXPERIENCE REQUIRED:
- **CAMPO INVESTIGACIÓN 3/RESEARCH FIELD 3:**
  - AÑOS MÍNIMOS DE EXPERIENCIA REQUERIDOS/MINIMUM YEARS OF EXPERIENCE REQUIRED:

## INFORMACIÓN ADICIONAL/ADDITIONAL INFO

### BENEFICIOS/BENEFITS:

El contrato incluye la cobertura total de la seguridad social y un salario bruto de 25.000 euros en 12 pagas mensuales. El salario neto es competitivo para el nivel de vida en una ciudad como Madrid. Los gastos de asistencia a conferencias, escuelas de verano y talleres también están cubiertos con la financiación disponible.

The contract includes full social security coverage and a gross salary of 25.000 euros paid in 12 monthly installments. The net salary is competitive for the cost of living in a city like Madrid. Attendance expenses for conferences, summer schools, and workshops are also covered with the available funding.

### CRITERIOS Y PROCESO DE SELECCIÓN/ELIGIBILITY CRITERIA AND SELECTION PROCESS

(<https://www.upm.es/Investigacion/HRS4R/HRS4R/Seleccion>):

Se aplican las pautas establecidas en el proceso de selección del nuevo *Reglamento para el proceso de selección y contratación del personal investigador, personal técnico y personal gestor relacionado con la investigación de la Universidad Politécnica de Madrid*, aprobado en la UPM.

Capacidad para programar sistemas embebidos y diseño digital en HW basado en FPGA

Ability to program embedded systems and digital design in FPGA-based hardware.

### COMENTARIOS ADICIONALES/ADDITIONAL COMMENTS:

El contrato es parte del proyecto PLEC2023-010343, financiado por MCIN/AEI/10.13039/501100011033